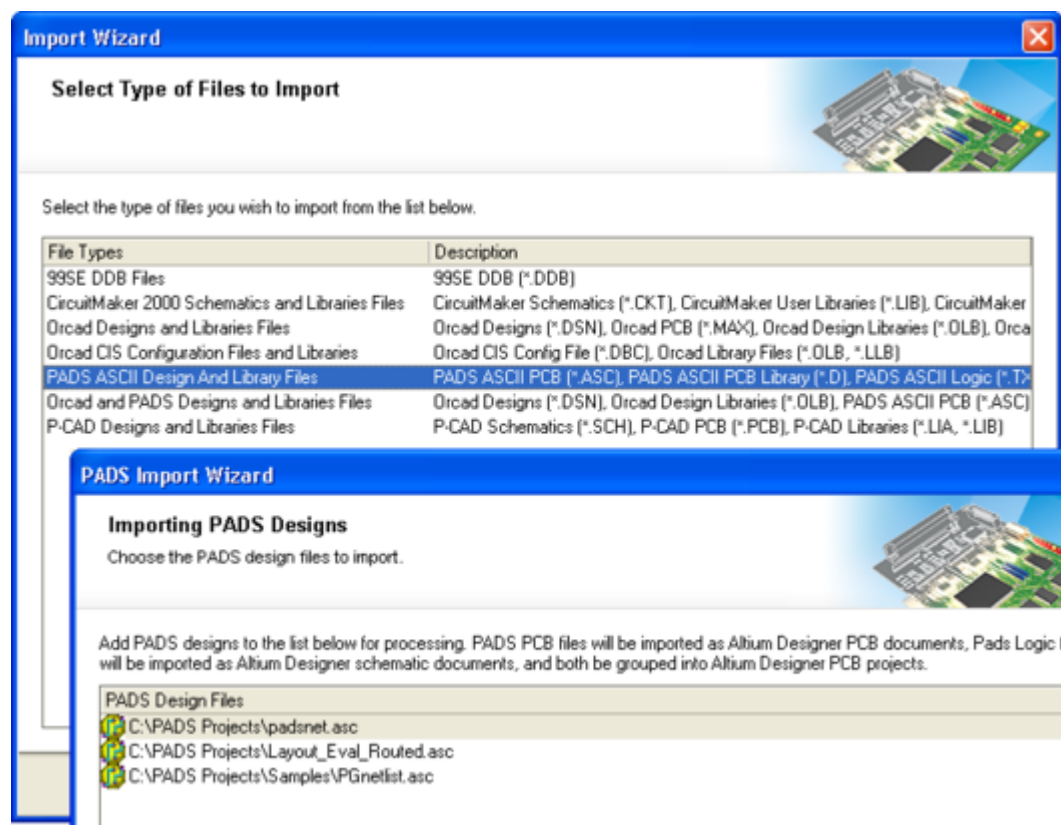


## 从Pads Logic 和PADS Layout 到Altium Designer的转换

Modified by on 28-Jan-2016 彬子 QQ619922880

导入完整的PADS® Logic™和PADS® Layout™设计，包括PCB、原理图文件和元器件库文件，都能够在Altium Designer的导入向导中进行处理。

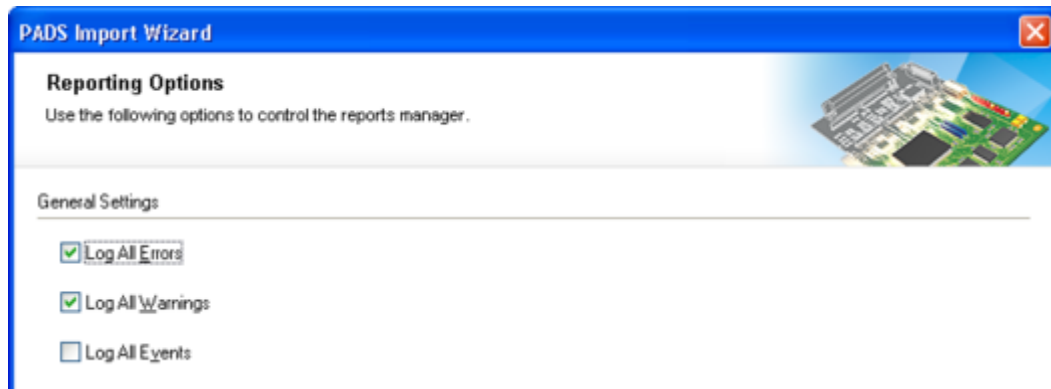


导入向导PADS ASCII 设计和元器件库文件。

导入向导通过分析PADS设计文件，并为项目结构、层映射、PCB封装命名等提供默认及建议设置，简化了设计的导入过程，

导入向导只能对PADS ASCII 5.2及以上的版本进行转换，且不能读取PADS二进制文件。如果设计师只有PADS二进制文件，设计师将需要把这些二进制文件从PADS应用程序中导出为ASCII格式，最好是ASCII 2005.2格式。

在Altium Designer中完成转换后，通过导入向导导入的PADS设计将在自动创建的独立PCB项目中被设计为文档形式。如下图所示，导入过程中的错误将会在日志文件中报告，该导入设计的文件名将会带有LOG扩展名，且将会显示在PADS导入向导的“报告选项（Reporting Options）”页面中。



导入向导 - 报告选项 (Reporting Options)，控制报告管理器。

我们将以三个步骤浏览一遍导入过程；导入PADS Logic设计，导入PADS Layout文件和导入下列PADS 元器件库文件。

## 入门 - 导入设计师的PADS Logic设计

导入完整的PADS Logic设计（原理图文件）能够通过Altium Designer的导入向导实现。导入向导能够通过自动分析设计师的文件以简化设计转换。通过导入向导，为每个Logic文件中的PADS Logic图纸生成一个Altium Designer原理图文档。每个转换过的Logic文件将会被分入自动创建的Altium Designer PCB项目中，其中PCB项目将会带有\*.PrjPCB的文件扩展名。

导入向导中的文件将会转换为以下形式：

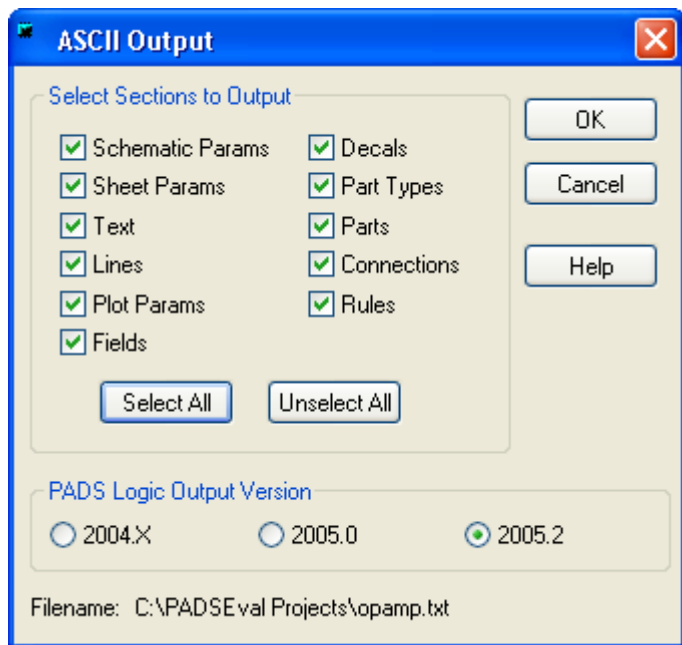
- Logic文件（文件扩展名为\*.TXT）中的PADS ASCII原理图 Logic图纸将被转换为Altium Designer 原理图文件（文件扩展名为\*.SchDoc）。

### 导入哪些PADS ASCII Logic 文件？

导入向导支持Pads Logic版本2005.0 和2005.2，以及旧的Pads PowerLogic版本5.2。导出Logic文件的最优版本是2005.2，因为它们包含了最多的数据。这些文件必须是ASCII格式。Pads ASCII格式使用的文件扩展名为\*.txt。

对于PADS Logic文件的导入，Altium Designer的导入向导中并没有特定的设置。

确保当Logic ASCII文件从PADS应用程序中导出时，如下图所示，在PADS应用程序的“ASCII输出（ASCII Output）”对话框中启用了所有的Logic数据部分。



启用PADS应用程序中的相应部分来导出PADS Logic文件。

所有转换的数据都必须在ASCII文件内，这也就是为什么封装（Decals）、元件类型（Part Types）和元件（Parts）都必须启用的原因，否则没有一个元器件能够被导出。因此，封装（Decals）部分必须为元件类型（Part Types）部分启用，并且元件类型（Part Types）部分也必须为元件（Parts）部分启用。在某些情况下，设计师能够跳过上述的一些设置，例如经常用于边框和标题栏上的文本（Text）和线条（Lines）。设计师能够使用Altium Designer的原理图边框和标题栏代替。

原理图设计通常不需要任何的元器件库，实际上原理图设计不使用任何的元器件库。当前，当文件导入到Altium Designer时，PADS文件中的“绘图参数（Plot Params）”部分和“规则（Rules）”部分将会被忽略。

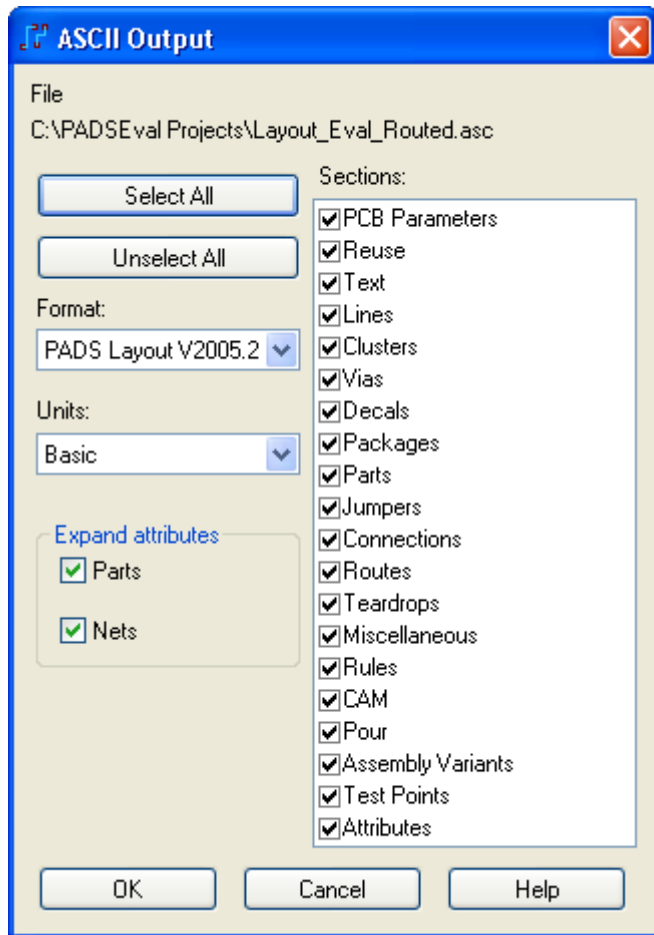
## 为PADS Logic文件使用导入向导

导入向导能从Altium Designer文件菜单中启用。单击此菜单命令来调用向导。鼠标右键单击弹出菜单，能够通过向导的每个页面更好地控制转换过程。

请确保设计师第一次导出PADS Logic文件时，使用的是2005.2版本的ASCII文件。不兼容或不正确的文件格式将无法导入，且会生成扩展名为LOG的错误文件。

一旦PADS Logic文件在“导入PADS设计（Importing PADS Designs）”页面内被添加至导入向导的PADS设计文件列表中，设计师便能够切换选项来控制报表管理器，审核输出项目结构，然后指定输出目录，在Altium Designer中实现文件的输入。每个Altium Designer中的PCB项目都是为每个PADS Logic原理图文件创建的。

## 入门- 导入设计师的PADS Layout设计



PADS Layout ASCII 文件输出格式。

Altium Designer的导入向导可以导入PADS Layout®所有设计文件（PCB文件）。导入向导通过分析设计师的文件，能够为项目结构、层映射、PCB封装命名及其他部分提供许多默认值和建议设置，从而解决了设计导入过程中遇到的大量令人头痛的问题。向导的所有页面都具有完全的灵活性，设计师可在将其提交到实际导入过程之前根据设计师的意愿对文件转换的控制程度进行调节。

## 导入哪些PADS Layout文件

能够实现从PADS Layout版本2005中导出的，有许多不同的PCB文件格式，它们是：

- PADS Layout V2005.2
- PADS Layout V2005.0
- PADS PowerPCB V5.0, V4.0, V3.5, V3.0 etc

AD10 Update 6及以上

- V2007.0
- 9.x到V9.3

原理图和PCB设计，以及原理图和PCB元器件库。

单元（Units）列表有两种设置，基础的（Basic）和当前的（Current）单元。基础的设置使得ASCII文件都存在于数据库单元。当前的设置将基于设计设置导出单元，可以是密耳（mils）、毫米（mm）或英寸（inches）。

展开属性（Expand Attributes）部分有两种设置：元件（Parts）和网络（Nets）。选择两者之一会导致高级属性被传播并导出至元件或网络或全部（取决于选择了哪个设置）。

对话框内的部分（Sections）有一个列表，关于ASCII文件的PADS对象。一个PADS PCB ASCII文件被分为很多部分，正如下面所标示（直接截取自PADS帮助（PADS Help））。

项目 (Item)	导出信息 (Exported information)
PCB参数 (PCB Parameters)	全局设计信息 (Global design information)，例如单元和颜色
复用 (Reuse)	物理设计复用的定义和其中的元素 (Elements in, and the definition of, a physical design reuse)
文本 (Text)	文本 (Text)
线条 (Lines)	二维线 (Two-dimensional lines)
集群 (Clusters)	集群和联合 (Clusters and unions)
过孔 (Vias)	过孔和悬空的过孔、跳接器和焊盘堆栈 (Vias and dangling vias, jumpers, and pad stacks)
封装 (Decals)	封装 (Footprints)
打包 (Packages)	电气信息 (Electrical information)
零件 (Parts)	元器件实例 (Component instances)
跳接器 (Jumpers)	如果设计师打算把跳接器 (Jumpers) 导出为PowerPCB V1.1 ASCII格式，设计师将不能输出完整的跳接器 (Jumper) 信息。这是因为PADSLayout将跳接器引脚视为过孔，并且当设计师选择过孔复选框时，跳接器也将会导出。
连接 (Connections)	未布线引脚对 (Unrouted pin pairs)
布线 (Routes)	导线、包括布线环路 (Traces, including route loops)
泪滴焊盘 (Teardrops)	如果设计师想要导出泪滴焊盘，设计师必须导出布线。如果设计师打算导出为PowerPCB V1.1 ASCII格式，设计师将不能够导出泪滴焊盘。
杂项 (Miscellaneous)	不包括在其它项目中的信息 (Information not included in other items)
规则 (Rules)	间距、布线和高速规则 (Clearance, routing, and high-speed rules)
CAM	使用CAM生成的有关绘图文件配置的信息 (Information related to plot file configurations generated using CAM)
覆 (Pour)	覆铜 (Copper pours)
装配选项 (Assembly Options)	装配变量 (Assembly variants)
测试点 (Test Points)	测试点和测试面 (顶部、底部或全部) (Test points and the test side (top, bottom, or both))
属性 (Attributes)	属性字典 (Attribute Dictionary) 以及所有设计中的单独属性和值的分配。属性的状态 (只读、系统、ECO注册或隐藏)。属性导出的范围为版本V3.0之前的格式。之前的版本不支持所有的默认属性。属性层次结构的值并不会导出。

## 为PADS Layout文件使用导入向导

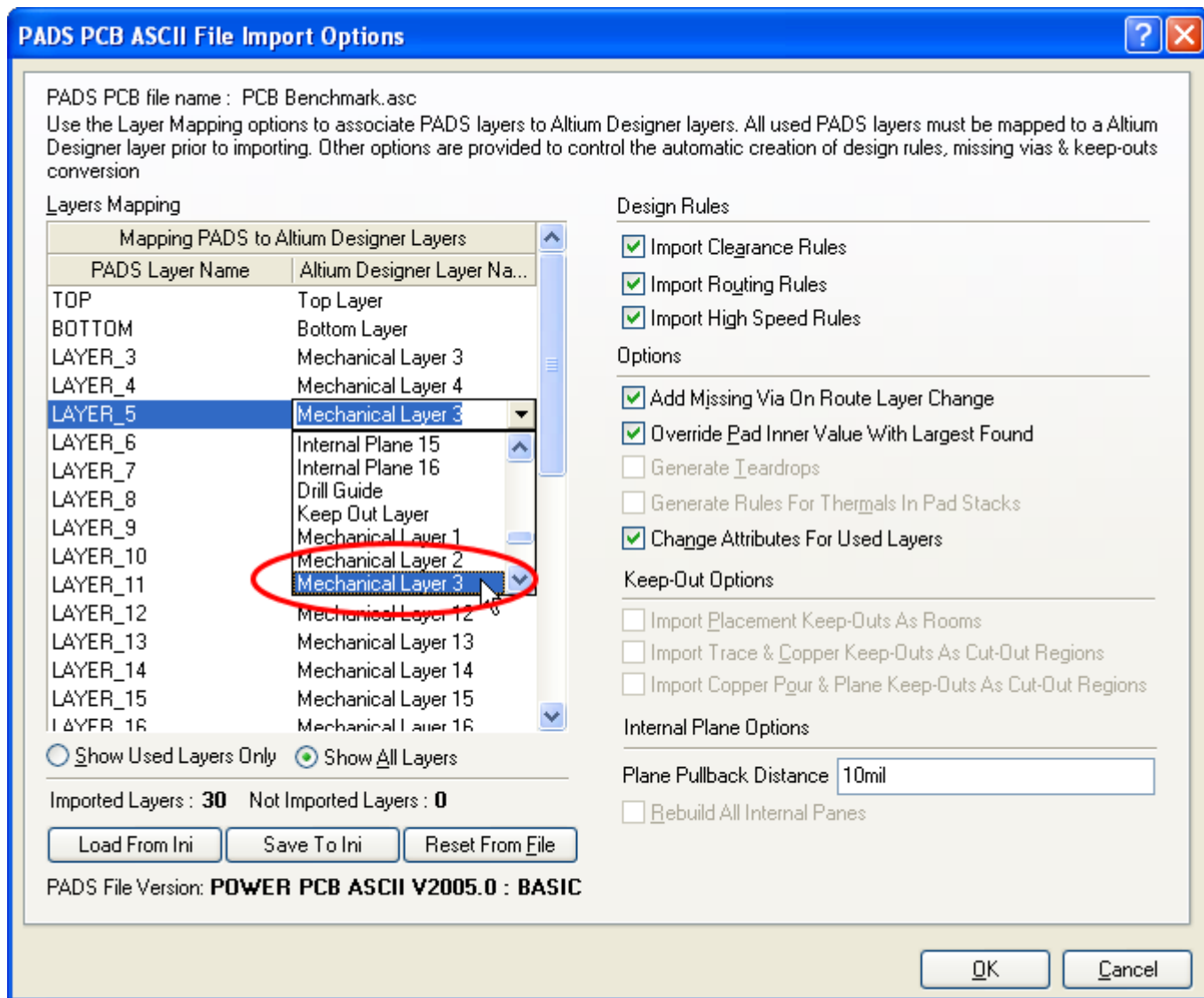
导入向导不能从Altium Designer文件菜单中启用。单击菜单命令来调用向导。鼠标右键单击弹出菜单可以更好地控制向导每一页的导入过程。这些已导入的文件能够被分入自动创建的Altium Designer PCB项目 (\*.PrjPCB) 中。

导入向导中的文件用以下方式转换：

- PADS ASCII PCB Layout (\*.ASC)文件转换为Altium Designer PCB文件 (\*.PcbDoc)。

## PADS PCB ASCII 文件的层映射

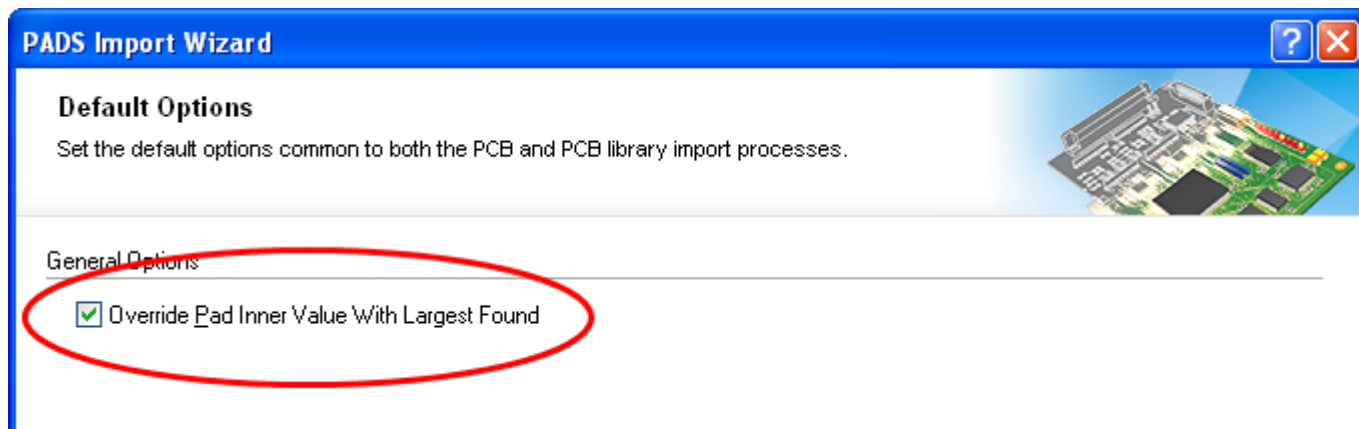
在使用导入向导时，所有已使用的PADS PCB层必须映射到优先导出的Altium Designer层。将会有额外的选项提供对自动创建设计规则的控制，也包括了对缺孔和禁止布线转换的控制。



通过导入向导中的“编辑映射 (Edit Mapping)”按钮来使用层映射选项 (Layer Mapping Options)，将PADS PCB层连接到Altium Designer层。

同样需要了解的是，PCB设计的导入中各层的映射是如何实现的。层映射是PADS PCB层和Altium Designer PCB层名称之间的映射。因为只给定了建议的默认映射，所以设计师可以根据设计师的需要更改尽可能多的映射。导入向导利用这个图层给每一个能够单独定制的PCB建立层映射。其中的基本原理可从下面这个例子中体现，如果设计师想要导入10个PCB设计，并且设计师想要将组装层1映射到机械层1，那么要想得到正确的层映射，设计师将不能自定义这10个PCB设计中的任意一个。定制的层映射存储在一个.INI文件中。

用这种方法导入的好处是，在导入多个设计时，层映射的批量管理可以节省时间。在这种情况下，默认的层映射将会被保存到设计师的优先级 (Preference) 中。这种方法的缺点是默认层映射 (Default Layer Mapping) 在面对设计中的不同结构时不总是如此智能，所以需要一些手动的更改。



启用“覆盖焊盘内部值 (Override Pad Inner Value)”选项意味着导入的焊盘将会把其中层尺寸设置为能找到的最大尺寸。

请确保设计师第一次将PADS Layout文件导出为ASCII文件时用的是2005.2版本。不兼容的或者不正确的文件格式将无法导入，并且错误将会存储在一个文件扩展名为LOG的文本文件中。

一旦PADS Layout文件已在“导入PADS设计 (Importing PADS Designs)”页面内添加到了导入向导的PADS设计列表中，设计师就能够通过切换选项来控制报表管理器，审查输出项目结构，且在Altium Designer中指定导入文件的输出目录。在Altium Designer中，为每个PADS Layout PCB文件都创建了一个PCB项目。

## 入门 - 导入设计师的PADS元器件库文件

导入完整的PADS元器件库文件能够完全在Altium Designer的导入向导中进行处理。导入向导通过分析文件并提供默认及建议的设置，避免了许多在设计导入过程中发现的令人头疼之处。

在向导的每个页面内都能发现充分的灵活性，在进行实际导入过程之前，可以根据设计师的需要为设计师提供或多或少的文件导入设置控制。每个已导入的元器件库文件将会被导入一个自动创建的Altium Designer PCB项目 (\*.PrjPCB) 中。

PADS应用程序 (Logic 和 Layout) 都支持四种元器件库类型：(封装 (Decal)、部件 (Part)、线条 (Lines) 和CAE封装文件 (CAE Decal files)) 然而，导入向导只能对三种元器件库类型进行导入 - 封装库 (Decal library)、元件库 (Part library) 和CAE封装库 (CAE Decal library)。

## 导入哪些PADS PCB元器件库文件

PADS封装导出了一个有ASCII格式 (文件扩展名为\*.d) 封装定义的封装库。在Altium Designer的导入向导中执行导入操作是十分简单的；PADS封装文件被转换为Altium Designer PCB封装的元器件库文件。我们强烈建议设计师安装2005.2 版本的PCB封装文件 (ASCII格式)。

## 导入哪些PADS原理图库文件

PADS Logic封装将原理图符号导出为ASCII格式的CAE封装 (文件扩展名为\*.c)。此文件只包含了原理图符号的定义，例如图形和引脚方向。若只有 CAE文件，将无法转换为Altium Designer原理图元器件。在Altium Designer中，原理图库元器件是PADS Logic符号和门、引脚等元器件信息的“组合”。PADS封装将特定元器件信息导出到了一个名为“元件库 (Part Library)”的文件。这是一个ASCII格式的文件且扩展名为\*.p。

设计师必须支持元件库 (\*.p) 和CAE封装 (\*.c) 文件，以使其能够导入到Altium Designer原理图库。CAE封装 (\*.c) 是作为CAE查找 (或符号) 的定义来使用的。用户能够提供大量的\*.c和\*.p文件并将其添加到导入向导中，导入向导将会尝试为元件参考查找门名称 (CAE名称)。

理顺Altium Designer中导入向导使用过程的最好方法是提供一系列拥有元件 (\*.p) 引用CAE定义的CAE文

件(\*.c)。例如设计师能够将常用的元器件库导出至common.c文件并将其添加至导入向导中。

## 为PADS元器件库文件使用导入向导

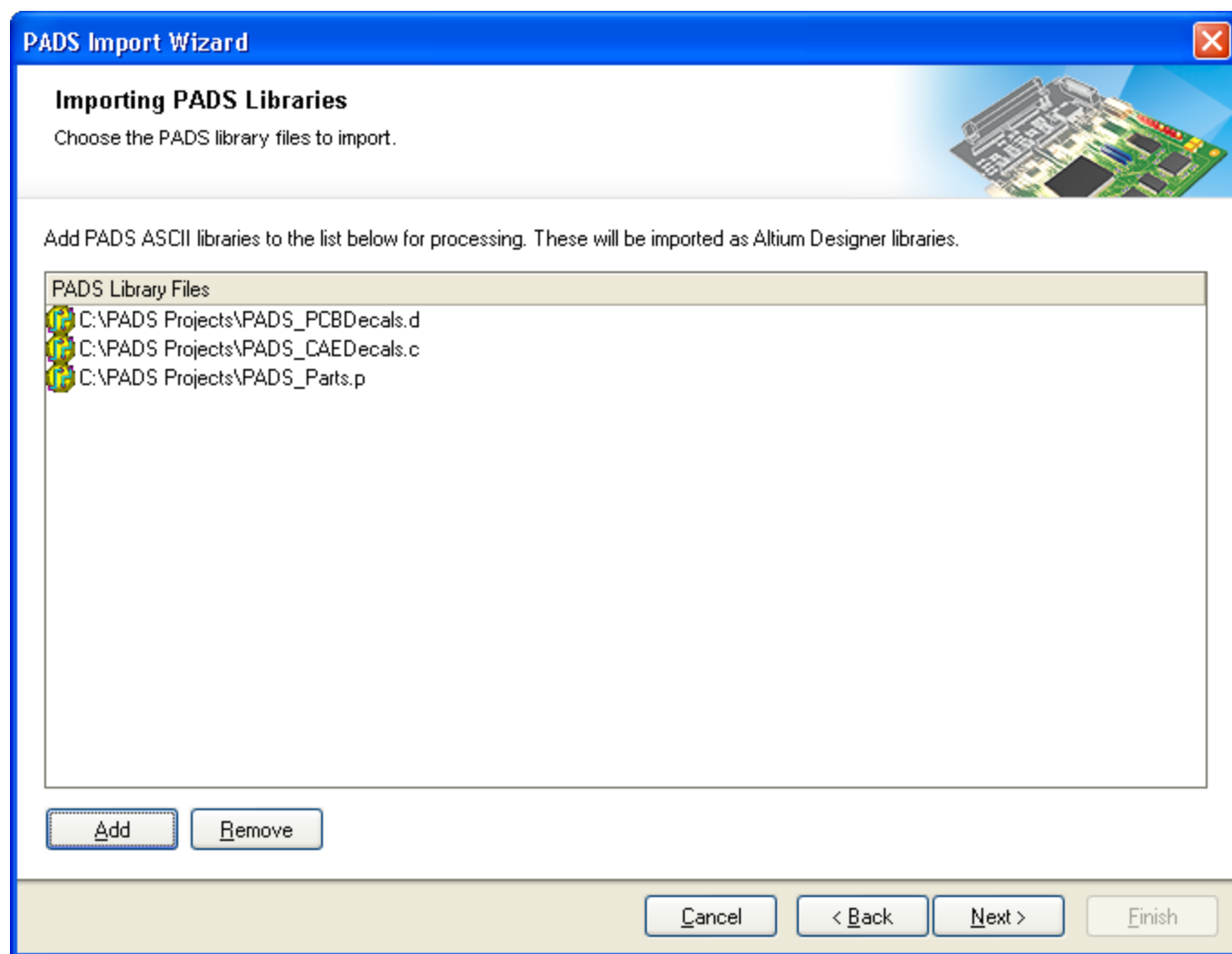
小贴士:

Layout封装元器件库文件的扩展名为\*.d。

Logic CAE封装元器件库文件的扩展名为\*.c。

Logic/Layout元件类型原理图库文件的扩展名为\*.p。

导入向导能够从Altium Designer文件菜单中启用。单击此菜单命令来调用向导。鼠标右键单击命令菜单能够在向导中每一页面内更好地控制导入过程。



PADS ASCII元器件库和PCB封装 (\*.d)，CAE封装 (\*.c) 和元件 (\*.p)。

导入向导中的文件按以下方式转换:

- PADS ASCII元器件库PCB封装文件 (\*.d) 作为Altium Designer PCB元器件库文件 (文件扩展名为\*.PCBLIB)。
- PADS ASCII元器件库CAE封装文件 (\*.c) 和PADS ASCII元器件库元件类型文件 (\*.p) 作为Altium Designer元器件库文件 (扩展名为\*.SCHLIB)。

## PADS ASCII元器件库文件的层映射

在使用导入向导时，所有已使用的PADS PCB层必须映射到优先导出的Altium Designer层。将会有额外的选项提供对自动创建设计规则的控制，也包括了对缺孔和禁止布线转换的控制。

同样需要了解的是，PCB设计的导入中各层的映射是如何实现的。层映射是PADS PCB层和Altium Designer PCB层名称之间的映射。因为只给定了建议的默认映射，所以设计师可以根据设计师的需要更改尽可能多的映射。导入向导利用这个图层给每一个能够单独定制的PCB建立层映射。其中的基本原理可从下面这个例子中体现，如果设计师想要导入10个PCB设计，并且设计师想要将组装层1映射到机械层1，那么要想得到正确的层映射，设计师将不能自定义这10个PCB设计中的任意一个。定制(layer)的层映射存储在一个.INI文件中。

采用此种方法导入的优点是，在导入多重设计时，层映射的批量管理功能可以节省大量的时间。在这种情况下，默认层映射将被保存到设计师的首选项内。而采用此种方法的缺点是，默认映射有时无法对不同的设计结构做出灵敏反应，因此需要设计师进行一些手动调整。而且，设计师需要判断哪种方式适合设计师。

一旦PADS 元器件库文件已在“导入PADS设计(Importing PADS Designs)”页面内添加到了导入向导的PADS设计列表中，设计师就能够通过切换选项来控制报表管理器，审查输出项目结构，且在Altium Designer中指定导入文件的输出目录。在Altium Designer中，为每个PADS 元器件库文件都创建了一个PCB项目。请注意在Altium Designer中，一系列的\*.p及其对应的\*.c文件将作为已导入的单独元器件库文件。

## Altium Designer环境

在PADS Layout中，所有的设计工作都会从工作区开始，即PCB设计的logic工作区域。每个设计都保存在一个单独的设计文件(\*.PCB file)中。在PADS Logic中，所有的工作都从图纸开始，即原理图设计的logic工作区域。在单个PADS原理图设计文件(.SCH file)内可以有多个原理图图纸。

### 在Altium Designer中处理文档

在Altium Designer中，逻辑设计区从文档开始，并且每个文档在硬盘驱动器上都存储有对应的文件。这意味着，每个Altium Designer原理图图纸(页)都对应有一个文件，这是一个非常重要的概念上的区别。根据设计师正在进行的设计性质不同，有可能会有多个不同类型的设计文件。刚入门时，大多数OrCAD用户会比较关注原理图和PCB文件类型，因为用户们的设计都将转换为这些类型的文件。

## PADS Logic中的图纸结构

与Altium Designer一样，PADS Logic也支持扁平化设计和分层设计。两者都使用块状符号来定义多图纸设计中的多层结构，它在Altium Designer中被称为图表符，而在Logic中被称为层次块。在这两种软件中，标志符都会引用更低级的原理图。在Altium Designer中还有另一种原理图图纸。

通常情况下，一个扁平化的Logic设计是一个原理图(文件夹)，在此原理图(文件夹)中，设计按照要求画在多张页面上。对于一个多层设计，层次块符号(或是带有附属原理图图纸或模型的元件)是一种用于分割设计主要功能区域的机制。

对于一个简单的层次结构，每个层次块，或是带有附属原理图文件夹的元件，都代表了一个独特的设计模块。

### 定义网络连接

在PADS Logic中，网络连接是使用离页符号(off-page symbol)实现的，即层次符号和全局线路。在一个单独的原理图文件夹中，原理图页面间的网络都是通过离页符号连接的，而层次符号连接了原理图文件夹之间的网络。全局线路可用来连接整个设计中的电源/接地网络。

Altium Designer使用了一系列相似的网络标识符来创建网络连接。在一个原理图图纸中设计师能够使用

导线（Wire）和网络标签（Net Label）。在原理图图纸之间，扁平化设计的网络通常使用端口（Port）连接，但也可以使用跨页连接器（Off-Sheet Connector）。在分层设计中网络连接通常是从一个低级图纸上的端口（Port）连接到同名的图纸入口（Sheet Entry），在图表符中这代表着低级图纸。电源/接地网络使用电源端口（Power Port）来进行连接。

## 原理图符号即是部件

作为一个专业的PADS Layout用户，设计师应该知道部件组成了PADS Layout设计的基本构成块。部件是由部件类型、逻辑系列、引脚数、门电路数以及信号引脚构成的单位。术语元件只有在部件变成放置在PCB布局设计中的物理对象时才会用到。

在PADS Layout (PCB)中，一个部件能够代表一个或多个物理元器件。PCB设计中的部件通常对应物理对象：门、芯片、连接器以及由一个或多个部分组成的部件包对象。多部件包是由一个或多个部件组成的物理对象。在PADS Logic中，元件是一个由符号、引脚和各种属性来图形化描述的逻辑实体。因为元件放置在原理图设计中，设计（Capture）为逆向注解、网络列表、材料清单等等保持了元件的ID。在最低限度的情况下，元件需要一个元件名称、元件引用时的编号前缀以及PCB封装的名称。

这两种根据设计内容使用了同一术语的定义可能在最初时会在使用术语“元器件”的新环境中引起混淆。但是这和Altium Designer中的工作方式没什么不同，除了原理图符号实际上是设计每个阶段的元件，而不只是PCB Layout中的部分。

在Altium Designer中，逻辑符号被认为是元器件的基本出发点。它可以在开始时最简单地定义为原理图库中的一个名称，可添加执行所需的引脚和任何图形符号或是替代的显示选项。这样的灵活性使得元器件可以在设计过程中用不同的方式进行表示。它不仅仅可以作为原理图上的逻辑符号，也可以作为PCB上的封装，甚至是仿真中的SPICE定义。

## esign Rule Categories设计规则类别

包括了电子设计所有阶段的Altium Designer统一性质，设计规则可以通过一个单独的对话框 - PCB规则和约束编辑器（the PCB Rules and Constraint Editor）进行访问。其中有10个规则类别，涵盖了设计验证中的所有方面。

PADS Layout 规则类别 (PADS Layout Rule Category)	Altium Designer 规则类别 (Altium Designer Rule Category)	注释 (Comments)
安全间距规则 (Clearance)	放置 (Placement)	元 件集合定义规则 (Room Definitions)，元件间距限制规则 (Component Clearances)，元件布置方向规则 (Component Orientations)。允许元件布置板层规则 (Permitted Layers)，网络忽略规则 (Nets to Ignore)，和元器件高度规则 (Component Height)。
布线 (Routing)	布线规则 (Routing)	差分对布线规则 (differential pairs routing) 可以在PCB编辑器中进行检查。走 线宽度规则 (Widths)，走线拓扑布局规则 (topologies)，布线优先级规则 (priority)，布线板层规则 (layers)，导线转 角规则 (corners)，布线过孔形式规则 (via styles) 和布线扇出控制规则 (fanout control)。
高频 (High Speed)	高频电路规则 (High Speed)	网络长度匹配规则 (Matched Net Lengths)，网络长度限制规则 (Length) 和平行铜膜线段间距限制规则 (parallel segments)。所有的规则无需导入即可在layout和原理图之间轻易进行检查。
制造 (Fabrication)	电气规则 (Electrical)	集成入Altium Designer的PCB编辑器。
	制造规则 (Manufacturing)	使用CAM编辑器在PCB编辑器环境内进行验证。焊盘铜环最小宽度规则 (Minimum Annular Ring)，锐角限制规则 (Acute Angle)，孔径限制规则 (Hole Size) 和配对层设置规则 (Layer Pairs)
	表贴焊盘规则 (SMT)	SMD焊盘与导线拐角处最小间距规则 (SMD To Corner)，SMD焊盘与电源层过孔最小间距规则 (SMD To Plane)，和SMD焊盘颈缩量规则 (SMD Neck-Down)。
	电源层规则 (Plane)	电源层连接类型规则 (Power Plane Connect Style)，电源层安全间距规则 (Power Plane Clearance) 和焊盘与覆铜连接类型规则 (Polygon Connect Style)。
测试点 (Test Point)	阻焊层规则 (Mask)	阻焊层和助焊层收缩量规则 (Solder and Paste Mask Expansion)
	测试点规则 (TestPoint)	样式和使用规则 (Styles and usages)
	信号完整性规则 (Signal Integrity)	除了一套标准的DRC设计规则，信号完整性分析也是直接集成入PCB编辑器中的 (工具 (Tools) »信号完整性 (Signal Integrity))。

比 较常用的PADS Layout设计规则术语和与其最接近的Altium Designer等值术语对应表 (\*表示在PADS Layout中此规则没有作为核心设计规则的一部分进行检查)。

## 设计规则约束范围

Tip:

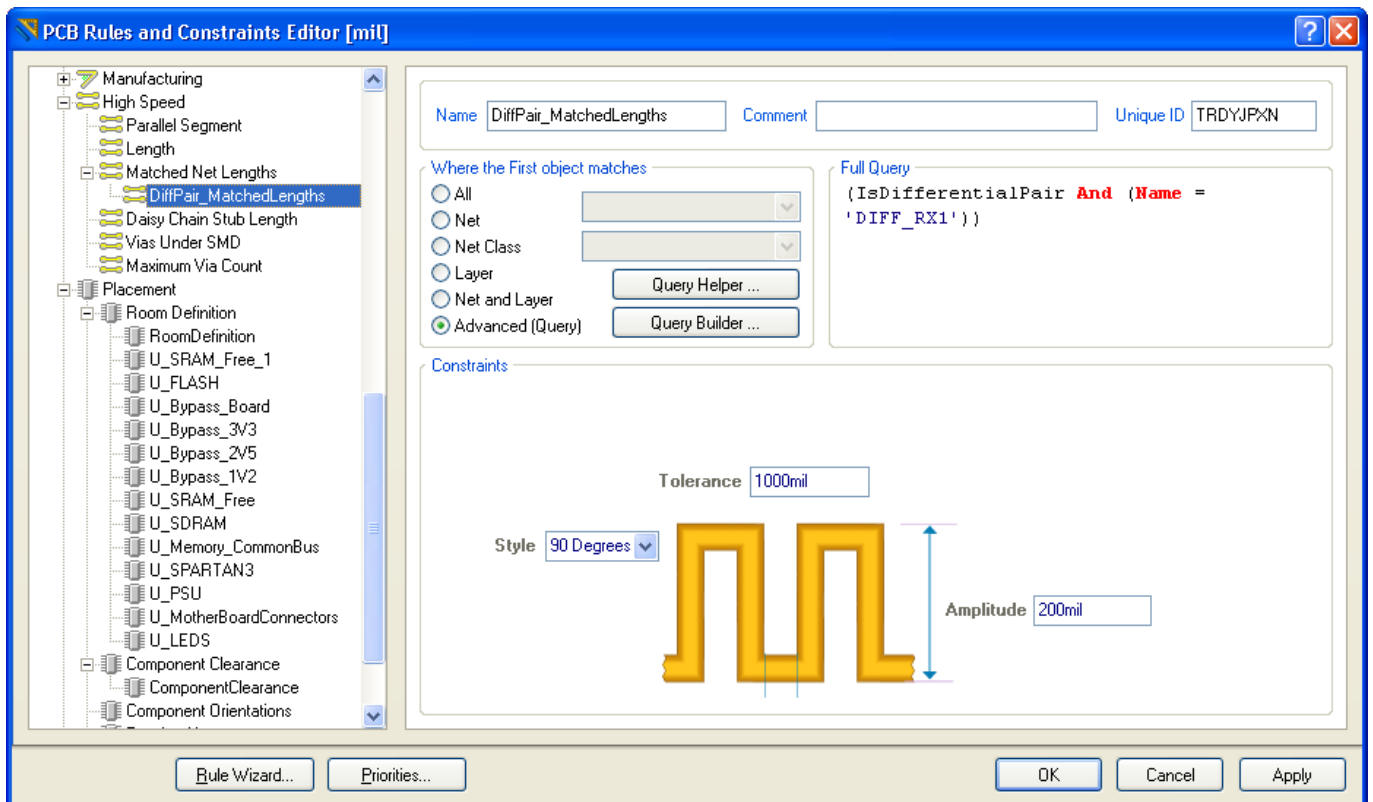
这可能会造成在同一范围内一个设计对象被多个规则覆盖。在这种情况下，存在着争论。所有的争论都是通过优先级设置解决的。系统简单地从高优先级到低优先级 执行规则并选择检查到的范围表达式和对象匹配的第一项。

规则范围（Rules Scope） - 规则适用的范围 - 代替了PADS Layout的规则层次（Rules Hierarchy）。范围实际上是设计师建立的查询方式，定义了此规则约束的所有对象，使设计师能够进行完全的掌控。为了便于比较，让我们来回顾一下PADS Layout的规则层次（Rules Hierarchy）。这些规则依赖于预先定义的列表格式，其中列表中数字大的对于数字小的有优先权：

- 默认
- 类（Class）
- 网络（Net）
- 组（Group）
- 引脚对（Pin Pair）
- 封装（Decal）/元器件（Component）

在PADS Layout规则模式中，默认规则为1级（最低的），而封装和元件规则是最高级规则。条件层规则可用来提高一个优先级。例如，有条件层规则的默认规则比普通默认规则优先级更高。

在Altium Designer中，划定范围能够帮助设计师决定一个规则的优先级，并且通过查询设计师能够确定规则怎样应用到目标对象上的。设计师甚至可以对同一个类型 制定多种规则，但是每一个规则都针对不同的目标对象。任何规则都能很轻易地进行查询。高级（查询）选项也可以帮助设计师进行更复杂的查询。



在PCB 规则和约束编辑器对话框中双击任意规则即可在正确的面板中进行针对某一规则的特定查询。

小贴士：

如果设计师不想使用某个设计规则，但在以后可能会用到，设计师不需要删除它，只需简单地将其禁用即可。在相关列表中切换此规则相应的启用选项即可。

所有默认的设计规则都有全局的范围（全查询），即它们可以应用于整块电路板。除了划定范围，软件还有一个用户自定义的优先级设置（具体描述如下）。规则范围划定和优先级的组合功能十分强大，能够给设计师前所未有的控制权，并且让设计师能够为电路板准确地指定设计规则的目标。

## Altium Designer元器件库

在Altium Designer中的集成元器件库内，源符号，封装和所有其他的信息（例如SPICE和其他的模型文件）都编译入一个单一文件中。编译过程中会进行检查，了解关系是如何定义的，以此来验证模型和符号之间的关系并且将其合在一个单一的集成元器件库中。编译后，此文件不能直接进行编辑，提供了便携性和安全性。Altium Designer中所有的70,000多个元器件都由集成元器件库提供，可以在任何需要的时候从中提取源元器件库。

PADS对象 (PADS Object)	Altium Designer 对象 (Altium Designer Object)	注释 (Comments)
封装 (Decal)	封装 (Footprint)	为元器件安装到PCB而定义的形状图形表示。这只是一种二维的表示，和实际元器件有很大的差异。
部件 (Part)	部件 (Part) / 元器件 (Component)	在Altium Designer中，部件 (Part) 这一术语只用作设计 (原理图设计) 过程的一部分。一旦作为封装放置入PCB文件中，它将会被赋予一个元器件标号 and 值 (注释) 并且成为一个元器件。
线路 (Lines)	线路 (Lines)	用于图形信息的原始对象。
CAE封装 (CAE Decal)	原理图符号 (Schematic symbol)	此图形表示了一个原理图元件，比如一个NOR门。

比 较常用的PADS Layout元器件库术语和与其最接近的Altium Designer等值术语对应表。